

**PATENT ABSTRACTS OF JAPAN**

(11)Publication number : 52-046702

(43)Date of publication of application : 13.04.1977

(51)Int.Cl.

H04H 5/00

(21)Application number : 50-122276

(71)Applicant : SONY CORP

(22)Date of filing : 09.10.1975

(72)Inventor : OSAWA MITSUO

**(54) STEREO DEMODULATION CIRCUIT****(57)Abstract:**

PURPOSE: The separation control variable resistance is connected to base of one of the the transistors to which composite stereo signal of 2nd differential amplification circuit for stereo demodulation circuit is supplied. In this way, DC level fluctuation is prevented for demodulation output.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office





(4,000円)

## 特 許 願 (4)

昭和50年10月7日

特許庁長官 斎藤 英雄 殿

1. 発明の名称 ステレオ復調回路
2. 発明者 住所 神奈川県横浜市鶴沼藤ヶ谷4-19-16  
氏名 大 沢 光 男
3. 特許出願人 東京都品川区北品川6丁目7番35号  
(218) ソニー株式会社  
代表者 盛田 昭夫

4. 代理人 田 160

住 所 東京都新宿区西新宿1丁目8番1号 (新宿ビル)  
TEL 東京 (03) 343-5821 (代表)  
氏 名 (3388) 弁護士 伊 藤

### 5. 添付書類の目録

- |          |     |
|----------|-----|
| (1) 明細書  | 1 通 |
| (2) 図面   | 1 通 |
| (3) 願書原本 | 1 通 |
| (4) 委任状  | 1 通 |

50 122276

### 明 細 書

発明の名称 ステレオ復調回路

#### 特許請求の範囲

複合ステレオ信号の夫々供給される第1及び第2の差動増巾回路と、第3及び第4の差動増巾回路からなり副搬送波信号及び上記第1の差動増巾回路よりの複合ステレオ信号が供給されて掛算される掛算回路とを有し、上記掛算回路の互いに逆極性の2つの掛算出力に夫々上記第2の差動増巾回路よりの複合ステレオ信号が加算されてステレオ復調出力が得られるようになされ、上記第1及び第2の差動増巾回路の各一方のトランジスタのベースに同一バイアス電圧が与えられると共に上記複合ステレオ信号が供給され、上記第2の差動増巾回路の上記複合ステレオ信号の供給される上記一方のトランジスタのベースにセパレーションコントロール用可変抵抗器が接続されて成ることを特徴とするステレオ復調回路。

#### 発明の詳細な説明

本発明は掛算回路に複合ステレオ信号と副搬送

① 日本国特許庁

## 公開特許公報

① 特開昭 52-46702

④ 公開日 昭52.(1977) 4.13

② 特願昭 50-122276

② 出願日 昭50.(1975) 10.9

審査請求 未請求 (全5頁)

庁内整理番号

7015 53

⑤ 日本分類

760B21

⑥ Int. Cl?

H04H 5/00

識別  
記号



波信号を供給して掛け算し、その互いに逆極性の2つの掛算出力に複合ステレオ信号を加算してステレオ復調出力を得るようにしたステレオ復調回路に関する。

先ず、第1図乃至第3図について、従来のこの種ステレオ復調回路の3つの例を説明する。

先ず、第1図を参照して、第1の従来例について説明する。第1図に於て、(1)は複合ステレオ信号の供給される入力端子、(2a)、(2b)は38 kHzの副搬送波信号の供給される入力端子、(3L)、(3R)はステレオ復調出力たる左及び右音声信号出力端子である。又、(4)は電源端子であつて、これに電源+Bが接続される。(6)は複合ステレオ信号の供給される差動増巾回路である。この差動増巾回路(6)は一对のトランジスタから構成されており、その一方のトランジスタのベースに複合ステレオ信号が供給される。(8)は一对の差動増巾回路(6)及び(9)からなる掛算回路であつて、夫々の差動増巾回路(8)及び(9)が差動増巾回路(6)の各トランジスタのコレクタ側に積み上げられる如く接続されている。

そして、この掛算回路(10)の各差動増巾回路(8)、(9)に☐入力端子(2a)、(2b)より38 kHzの副搬送波信号が平衡入力として供給される。他方、差動増巾回路(6)よりのステレオ信号もこの掛算回路(10)に供給される。そして、これら複合ステレオ信号及び搬送波信号が、これら掛算回路(10)に於て掛算され、出力端子(3L)及び(3R)にステレオ復調出力、即ち左及び右音声信号が得られる。尚、実際には、これら出力端子(3L)、(3R)に低域通過滤波器が接続されて高周波成分が除去されるようになされている。

そして、ここではセパレーションコントロール用可変抵抗器(5)を差動増巾回路の定電流源回路に適用し、これを可変調整して固定することにより、セパレーションを制御するようになっている。

このステレオ復調回路は大部分をモノリシックIC回路にて構成し、セパレーションコントロール用可変抵抗器を、このIC回路に差動増巾回路(6)の定電流源回路として外付けして接続するようになっている。そして、この可変抵抗器を調整する

(3)

このステレオ復調回路も、やはり第1図の従来例と同様にモノリシックIC回路化した場合、セパレーションコントロール用可変抵抗器(5)専用の端子は一つですむが、ステレオ復調出力の直流レベルが変動するという欠点がある。

次に第3図を参照して、第3の従来例を説明する。この第3図の従来例ではステレオ復調回路(12)によつて複合ステレオ信号を復調した後、その各復調出力をエミッタ接地型増巾器を構成するトランジスタ(13L)及び(13R)に供給して増巾すると共に、各トランジスタ(13L)、(13R)の各エミッタ側にも夫々抵抗器を接続し、各エミッタ間にセパレーションコントロール用可変抵抗器(5)を接続している。この場合は第1図及び第2図のステレオ復調回路のような復調出力の直流レベルの変動はないが、この回路全体をモノリシックIC回路化した場合、セパレーションコントロール用可変抵抗器(5)に対する専用の端子が $T_1$ 及び $T_2$ と2つになつてしまうので好ましくない。

斯る点に鑑み、本発明はセパレーションコント

(5)

ことにより、差動増巾回路(6)の利得が制御され、これによつて掛算回路(10)に供給される複合ステレオ信号中の左及び右音声信号の和信号 $L+R$ よりなる主音声信号成分の混合量が可変せしめられ、これによつてセパレーションのコントロールが行われる。

斯るステレオ復調回路では、これをモノリシックIC回路にて構成した場合、セパレーションコントロール用可変抵抗器専用の端子は一つですむという利点があるが、復調ステレオ出力の直流レベルが変動するという欠点がある。

次に第2図を参照して、第2の従来例を説明するも、第1図と対応する部分には同一符号を付して重複説明を省略する。このステレオ復調回路では、差動増巾回路(6)の他に他の差動増巾回路(7)を設けて、これにも入力端子(1)より複合ステレオ信号を供給し、この差動増巾回路(7)の出力を掛算回路(10)に供給すると共に、その差動増巾回路(7)の定電流源回路にセパレーションコントロール用可変抵抗器(5)を適用しているものである。

(4)

ロール用可変抵抗器を調整してもステレオ復調出力の直流レベルが変動せず、しかもIC化した場合、外付けセパレーションコントロール用可変抵抗器に対する専用の端子が一つで済むステレオ復調回路を提案せんとするものである。

以下に本発明をその一実施例につき第4図を参照して詳細に説明する。第4図は本発明によるステレオ復調回路の一実施例を示し、上述の第1図乃至第3図と対応する部分には同一符号を付して示し、一部重複説明を省略する。(6)及び(7)は複合ステレオ信号が夫々供給される第1及び第2の差動増巾回路である。(10)は第3及び第4の差動増巾回路(8)及び(9)からなり、副搬送波信号及び第1の差動増巾回路(6)よりの複合ステレオ信号が供給されて掛算される掛算回路である。(12)は電流中継回路(カレントミラー回路)である。そして、第1及び第2の差動増巾回路(6)及び(7)の各一方のトランジスタのベースに同一バイアス電圧が与えられると共に、上述の複合ステレオ信号が供給される。そして、第2の差動増巾回路(7)の複合ステレオ信

(6)

号の供給される一方のトランジスタのベースにセパレーションコントロール用可変抵抗器(5)が接続される。

差動増巾回路(6)は増巾用トランジスタ $Q_1$ 、 $Q_2$ 及び定電流用トランジスタ $Q_3$ から構成されている。増巾用トランジスタ $Q_1$ はダーリントン接続されたトランジスタ $Q_{1a}$ 及び $Q_{1b}$ からなり、他方の増巾用トランジスタ $Q_2$ はダーリントン接続されたトランジスタ $Q_{2a}$ 及び $Q_{2b}$ から構成されている。定電流用トランジスタ $Q_3$ にはバイアス用電源 $E_1$ によりバイアス電圧が与えられている。

第2の差動増巾回路(7)は増巾用トランジスタ $Q_4$ 、 $Q_5$ 及び定電流用トランジスタ $Q_6$ から構成されている。増巾用トランジスタ $Q_4$ はダーリントン接続されたトランジスタ $Q_{4a}$ 及び $Q_{4b}$ から構成され、他方の増巾用トランジスタ $Q_5$ はダーリントン接続されたトランジスタ $Q_{5a}$ 及び $Q_{5b}$ から構成されている。又、定電流用トランジスタ $Q_6$ には上述のバイアス用電源 $E_1$ によつてバイアスが与えられている。

(7)

導出されている。

電流中継回路(カレントミラー回路)④は掛算回路⑩の第3及び第4の差動増巾回路(8)、(9)の各トランジスタのコレクタ側に積上げる如く接続された一対のトランジスタ $Q_{11}$ 、 $Q_{12}$ 及び第2の差動増巾回路(7)のトランジスタ $Q_4$ のコレクタ側に接続されたトランジスタ $Q_{13}$ 、 $Q_{14}$ から構成されている。トランジスタ $Q_7$ 及び $Q_9$ の各コレクタがトランジスタ $Q_{11}$ のコレクタに接続され、トランジスタ $Q_{11}$ のエミッタが電源端子(4)に接続されている。更にトランジスタ $Q_8$ 及び $Q_{10}$ の各コレクタがトランジスタ $Q_{12}$ のコレクタに接続され、トランジスタ $Q_{12}$ のエミッタが電源端子(4)に接続されている。トランジスタ $Q_4$ 即ち $Q_{4a}$ のコレクタがトランジスタ $Q_{14}$ のコレクタ及びトランジスタ $Q_{13}$ のベースに接続され、トランジスタ $Q_{14}$ のエミッタが電源端子(4)に接続され、トランジスタ $Q_{13}$ のコレクタが接地され、トランジスタ $Q_{13}$ のエミッタがトランジスタ $Q_{14}$ のベースに接続されると共に、トランジスタ $Q_{11}$ 及び $Q_{12}$ の各ベースに接続される。

(9)

特開昭52-46702(3)

掛算回路⑩は上述したように第3及び第4の差動増巾回路(8)及び(9)から構成されている。第3の差動増巾回路(8)は一対の増巾用トランジスタ $Q_7$ 、 $Q_8$ 及び定電流用トランジスタ $Q_3$ から構成されている。第4の差動増巾回路(9)は増巾用トランジスタ $Q_9$ 、 $Q_{10}$ 及び定電流用トランジスタ $Q_3$ から構成されている。そして、これら第3及び第4の差動増巾回路(8)、(9)に入力端子(2a)及び(2b)より38 kHzの副搬送波信号が平衡入力として供給されている。そして、この掛算回路⑩は第1の差動増巾回路(6)の各増巾用トランジスタ $Q_1$ 、 $Q_2$ のコレクタ側に積上げられる如く接続されている。トランジスタ $Q_7$ 及び $Q_9$ の各コレクタは、負荷抵抗器⑫を通じて電源 $E_3$ に接続され、トランジスタ $Q_8$ 及び $Q_{10}$ の各コレクタは負荷抵抗器⑬を通じて電源 $E_3$ に接続されている。これら負荷抵抗器⑫及び⑬は同じ抵抗値 $R_L$ を有している。そして、トランジスタ $Q_7$ 及び $Q_9$ の各コレクタより左音声信号出力端子(3L)が導出され、トランジスタ $Q_8$ 及び $Q_{10}$ の各コレクタより右音声信号出力端子(3R)が

(8)

斯くして、トランジスタ $Q_{14}$ のコレクタ・エミッタ間に流れる複合ステレオ信号に基づく電流がトランジスタ $Q_{11}$ 及び $Q_{12}$ に中継される。

さて、第1及び第2の差動増巾回路(6)及び(7)の各トランジスタ $Q_1$ 、 $Q_2$ 、 $Q_4$ 及び $Q_5$ にはバイアス電源(定電圧電源) $E_2$ によつて、夫々同じ抵抗値の抵抗器⑭、⑮、⑯及び⑰を介して同一バイアス電圧が与えられている。そして、入力端子(1)よりの複合ステレオ信号が抵抗器⑱を通じて増巾回路(6)のトランジスタ $Q_2$ 、即ち $Q_{2a}$ のベースに供給されるようになされると共に、複合ステレオ信号がセパレーションコントロール用可変抵抗器(5)を通じて、第2の差動増巾回路(7)のトランジスタ $Q_5$ 、即ち $Q_{5a}$ のベースに供給されるようになされている。

次に、この第4図のステレオ復調回路の動作を第5図の等価回路をも参照して説明しよう。第5図に於て、第4図と対応する部分には同一符号を付して重複説明を省略する。第5図に於て、②⑦及び②⑧は掛算回路⑩よりの掛算出力 $(R-L)$ 及び

⑩

特開昭52-46702(4)

-(L-R)の電流源を示す。又、図4及び図5は夫々第2の差動増巾回路(7)よりの複合ステレオ信号中の主音声信号R+Lの電流源を示す。

そして、出力端子(3L)には電流源図4及び図5よりの電流の加算された左音声出力が得られ、又、出力端子(3R)には電流源図4及び図5よりの電流の加算された右音声出力が得られるものである。

又、セパレーションコントロール用抵抗器(5)を調整することにより、第2の差動増巾回路(7)に供給される複合ステレオ信号、特にその主音声信号成分の入力レベルを可変することが出来、これによつて、セパレーションコントロールが行われる。

この場合、第1及び第2の差動増巾回路(6)及び(7)の夫々複合ステレオ信号の供給されるトランジスタ $Q_2$ 及び $Q_5$ のベースの電位は全く同じなので抵抗器(4)及び(5)には直流電流は一切流れず、従つて、ステレオ復調出力端子(3L)、(3R)のステレオ復調出力の直流レベルは変化することがない。

上述せる本発明ステレオ復調回路によれば、複合ステレオ信号の夫々供給される第1及び第2の

01

レオ復調回路の一例を示す回路図、第5図は第4図の等価回路を示す回路図である。

(6)、(7)、(8)及び(9)は夫々第1乃至第4の差動増巾回路、(10)は掛算回路、(11)は電流中継回路(カレントミラー回路)、(5)はセパレーションコントロール用可変抵抗器である。

特許出願人 ソニー株式会社  
代理人 伊藤



03

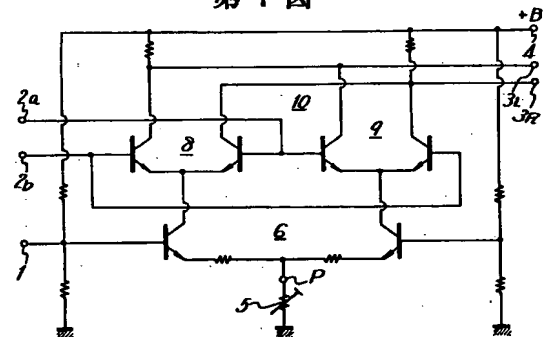
差動増巾回路と、第3及び第4の差動増巾回路からなり副搬送波信号及び第1の差動増巾回路よりの複合ステレオ信号が供給されて掛算される掛算回路とを有し、掛算回路の互いに逆極性の2つの掛算出力に夫々第2の差動増巾回路よりの複合ステレオ信号が加算されてステレオ復調出力が得られるようになされ、第1及び第2の差動増巾回路の各一方のトランジスタのベースに同一バイアス電圧が与えられると共に複合ステレオ信号が供給され、第2の差動増巾回路の複合ステレオ信号の供給される一方のトランジスタのベースにセパレーションコントロール用可変抵抗器が接続されて構成されたものであるから、セパレーションコントロール用可変抵抗器の調整によつてステレオ復調回路の直流レベルが変動せず、しかもIC化した場合、外付けセパレーションコントロール用可変抵抗器に対する専用の端子が一つですむ。

図面の簡単な説明

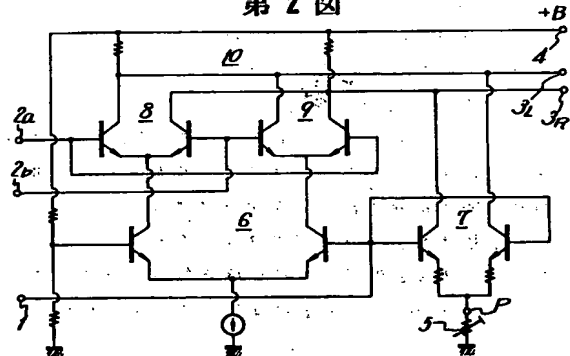
第1図、第2図及び第3図は従来のステレオ復調回路を示す回路図、第4図は本発明によるステ

02

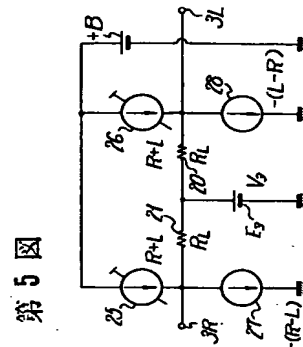
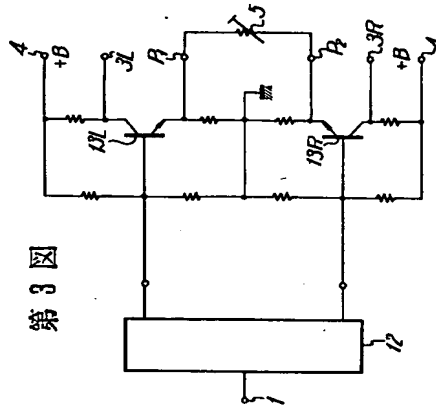
第1図



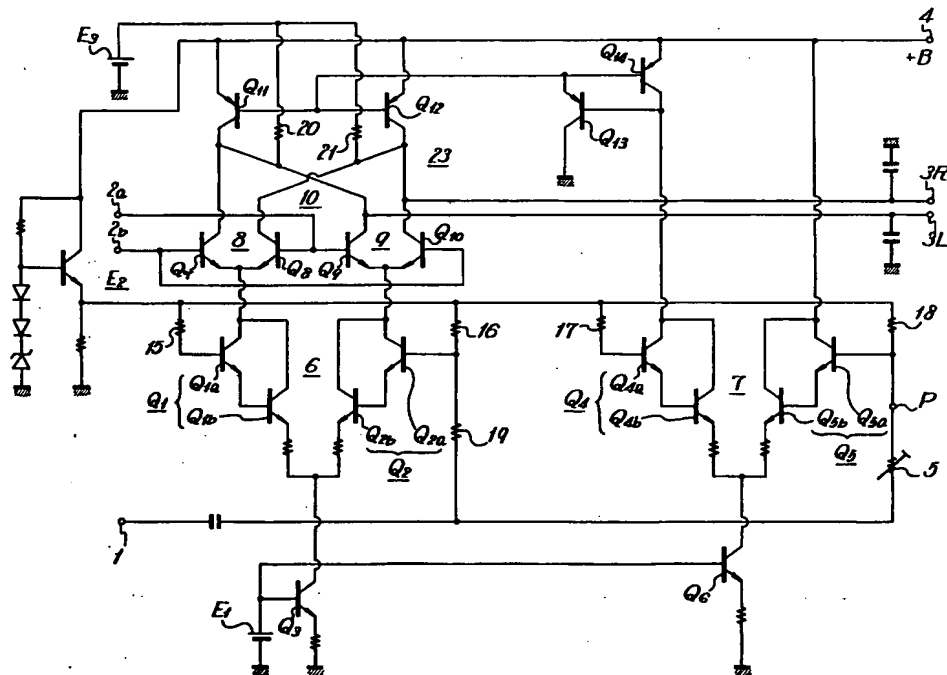
第2図



特開昭52-46702 (5)



第4図



**THIS PAGE BLANK (USPTO)**